

	<p>Normes Europees de Modelisme</p> <p>Sistema de control digital DCC</p> <p>Codificació del bit</p>	<p>NEM</p> <p>670</p> <p>Pàgina 1 de 3</p>
---	--	--

Norma imperativa

Edició 2013
(substitueix l'edició 2007)

Observació 1: el contingut de la NEM 670 és conforme al estàndard NMRA S 9.1 (Edició Juliol del 2004). Aquesta versió és la referència per a les comprovacions de conformitat.
NEM 670 follows the NMRA-Standard S 9.1. This version is the basis for conformance tests.

Observació 2: aquesta norma no assegura una compatibilitat descendent amb els antics descodificadors de 14 passos de velocitat i una funció addicional, així com els antics descodificadors en els que el rellotge intern no seria compatible amb el factor de forma de senyal definit en aquesta norma.

Observació 3: Consulti les RCN-210 de RailCommunity, per obtenir dades tècniques més precises.

1. Objectiu de la norma

L'objecte d'aquesta norma és la codificació del bit en l'estàndard DCC. ¹⁾

2. Codificació del bit

- a) La transmissió de les dades en l'estàndard DCC s'efectua per emissió d'una sèrie de bits transmesos a la via (senyal de via). Un bit es un senyal que representa un dels dos estats possibles que es designen per convenció 0 i 1.
- b) El senyal de via DCC es compon d'una successió de transicions entre dos nivells de tensió de polaritat oposada, anomenats pas per 0 ²⁾. Un pas per zero és el punt intermedi de les dues tensions de polaritat inversa.
- c) Dos passos per zero successius del mateix sentit separen un bit del següent.
- d) Els passos per zero intermedis divideixen cada bit en dues alternances.
- e) La detecció d'un bit 0 o 1, s'estableix per la mesura de la durada que separa els passos per zero.

2.1 El bit 1

- a) En un bit 1 las dues alternances tenen una durada idèntica de 58 µs cadascuna. ³⁾

Duració d'una alternança del bit « 1 »: $t_{D1} = 58 \mu s$

d'aquesta manera la duració d'un bit « 1 » és de 116 µs (microsegons).

- b) **La tolerància de duració admesa per un bit « 1 »:**

per el **senyal de via** és de $\pm 3 \mu s$

així les dues alternances « 1 » emeses han de tenir una durada compresa entre 55 i 61 microsegons i estar en l'amplitud de la tolerància en el pas per zero i no diferir de 3 microsegons.

per al **descodificador** és de $\pm 6 \mu s$

així els descodificadors han de reconèixer com conformes totes les alternances « 1 » que tenen una durada compresa entre 52 i 64 microsegons i estar en la amplitud de la tolerància en el pas per zero i no diferir de 6 microsegons.

- c) Las diferències en la durada han d'ésser les mateixes en les dues alternances. (ver figura 1)

¹⁾ Aquesta abreviatura prové de **Digital Command Control** (americà), per als sistemes de control digital per a modelisme ferroviari segons la NMRA S9.

²⁾ Com que els descodificadors no reconeixen el sentit de marxa dels vehicles en circulació sobre una via, no poden discernir quina és la part del bit que té una polaritat positiva.

³⁾ Totes les mesures de temps es fan entre dos passos per zero.

2.2 El bit 0

a) En un bit 0 les dues alternances han de tenir una durada superior o igual a 100 microsegons cadascuna.

Duració d'una alternança del bit « 0 »: $t_{D0} \geq 100 \mu s$.

b) Per mantenir la component continua del senyal complet a un valor nul, les dues alternances del bit « 0 » son **generalment de durada iguals como per al bit « 1 »**. Qualsevol de les dues alternances del bit « 0 » pot ser allargada.⁴⁾

c) Toleràncies admissibles para el bit 0:

Per al **senyal de via**: la durada d'una alternança « 0 » ha d'estar compresa entre 95 i 9900 μs . La durada total d'un bit « 0 » no ha de sobrepassar els 12000 μs .

Per al **descodificador**: un descodificador ha de reconèixer i validar tots els bits « 0 » captats, en els que la durada de cada alternança està compresa entre 90 i 10000 μs . (veure igualment la figura 1).

3. Altres dades tècniques del senyal de via DCC

El senyal de via, mesurat a la sortida de la central de comandament en les condicions de càrrega en buit fins a la càrrega màxima admissible, ha de complir les següents condicions:

3.1 Pendent i oscil·lació dels passos per zero

3.1.1 Senyal de via

Quan hi ha un pas per zero, la velocitat de canvi d'estat entre $-/+4V$ ha d'ésser superior o igual a 2,5 Volt / microsegon.

Senyal d'emissió (amplitud) | S_s | $\geq 2,5 V/\mu s$ per la gamma de tensió $\pm 4V$.

Aquest senyal pot contenir oscil·lacions variables de freqüència durant un pas per zero a condició que les oscil·lacions tinguin una amplitud inferior a $\pm 2V$.⁵⁾

3.1.2 Senyal DCC codificada

Un descodificador ha d'estar concebut per descodificar correctament un senyal quan el pas per zero sigui superior o igual a $2V/\mu s$, per la gama de tensió $\pm 4V$.

Senyal de detecció (amplitud) | S_e | $\geq 2V/\mu s$ per a la gama de tensió $\pm 4V$.

Segons la norma NEM 671 un descodificador DCC ha de descodificar com a mínim un 95% dels paquets de dades que li son enviats, inclús en presència de soroll i/o senyals externs en una gama de freqüència superior a 250 kHz. L'amplitud total d'aquestes interferències exteriors al sistema ha d'ésser inferior al 25% (1/4) de l'amplitud del senyal DCC.⁶⁾

3.2 Pertorbacions inherents al sistema

La forma exacta del senyal DCC ha d'estar concebuda de forma que minimitzi las pertorbacions electromagnètiques de manera que un gran circuit explotat segons la norma DCC respecta les normes aplicables CE i FCC (pels EE.UU. i altres països).

⁴⁾ D'aquesta manera es genera un component "continu" pel senyal de via DCC per al control del material analògic, la seva polaritat està donada per l'alternança del bit zero que s'ha perllongat i el seu valor depèn de l'allargament d'aquesta alternança.

⁵⁾ Aquesta norma autoritza a superposar senyal de via no DCC per a altres usos amb la sola condició de que aquestes senyals pugin ser refusades pels descodificadors DCC.

⁶⁾ Aquesta mesura s'efectua en un descodificador connectat elèctricament a una via o a un bus accessori.

